

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-176873

(43)Date of publication of application : 02.07.1999

(51)Int.Cl.

H01L 21/60

H01L 23/12

H01L 23/28

H01L 23/40

(21)Application number : 09-344776

(71)Applicant : HITACHI LTD

(22)Date of filing : 15.12.1997

(72)Inventor : SAEKI JUNICHI

HOZOJI HIROYUKI

TSUNODA SHIGEHARU

HARUTA AKIRA

KANEMITSU NOBUYA

TANAKA TADAYOSHI

## (54) BGA SEMICONDUCTOR DEVICE AND MOUNTING STRUCTURE THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a BGA semiconductor device, which is capable of realizing the structure of a tap BGA package for multiple-pin applications which is superior in reliability, heat radiating and mounting and the mounting structure of the BGA semiconductor device.

**SOLUTION:** In a TAB tape 5, a semiconductor chip 6, an inner lead 2 and a pad 3 are wired to a tape and formed. The height of the surface at the opposite side of the tape side is made lower than the height of the back surface for the circuit surface at the semiconductor chip 6, and a reinforcing plate 10 made of metal is mounted on the back surface, where the pad is formed, in the TAB tape 5 by a bonding agent 11. A gap is formed at a part with the reinforcing plate 10, and a heat sink 12 is bonded to the back surface of the semiconductor chip 6 with a heat conducting bonding agent. A sealing resin 8 seals the inner lead part, including at least a bonding connecting part. A fixing resin 17 is partially provided so as to let the air present at the heat-sink side of the sealing resin 8 escape through the gap and fixes the reinforcing plate 10 and the heat sink to each other.

### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\*NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The TAB tape which wired and formed the pad prepared in order to connect with the electrode of a semiconductor chip and this semiconductor chip with the inner lead and this inner lead by which bonding connection was made and to connect with the exterior to the tape, The metal back up plate with which the rear face to the field in which the height of the field of the opposite side was low carried out the TAB tape side from the height of the rear face to the circuit side in said semiconductor chip, and the pad in this TAB tape was formed was equipped by adhesives, The BGA form semiconductor device characterized by having the heat sink which formed the gap between these back up plate, and was pasted up on the rear face of said semiconductor chip with thermally conductive adhesives, and resin for the closures which closed the inner lead section which also includes said bonding connection at least.

[Claim 2] The BGA form semiconductor device according to claim 1 characterized by said gap being an opening so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures.

[Claim 3] The BGA form semiconductor device according to claim 1 characterized by installing partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures through said gap.

[Claim 4] The BGA form semiconductor device according to claim 3 with which the part in which said resin for immobilization was installed partially is characterized by being the field where said back up plate and heat sink counter mutually.

[Claim 5] The BGA form semiconductor device according to claim 1 characterized by installing partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which forms the periphery edge of said heat sink so that it may be located inside the periphery edge of said back up plate, and exists in the heat sink side of said resin for the closures through said gap in the location of the periphery edge of said heat sink.

[Claim 6] The BGA form semiconductor device according to claim 1 characterized by installing partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which forms the periphery edge of said heat sink so that it may be located inside the periphery edge of said back up plate, and exists in the heat sink side of said resin for the closures through said gap in the location of the periphery edge of said heat sink.

[Claim 7] The BGA form semiconductor device according to claim 1 characterized by installing the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which forms a through hole in the predetermined part of said heat sink, and exists in the heat sink side of said resin for the closures through said gap in the location of said through hole.

[Claim 8] The BGA form semiconductor device according to claim 1 characterized by constituting so that said resin for the closures may be put in a row in the condition that there is no opening between said inner lead sections and said gaps, said gap may be made to enter and said back up plate and heat

sink of each other may be fixed.

[Claim 9] The TAB tape which wired and formed the pad prepared in order to connect with the electrode of a semiconductor chip and this semiconductor chip with the inner lead and this inner lead by which bonding connection was made and to connect with the exterior to the tape, The metal back up plate with which the rear face to the field in which the height of the field of the opposite side was low carried out the TAB tape side from the height of the rear face to the circuit side in said semiconductor chip, and the pad in this TAB tape was formed was equipped by adhesives, The heat sink which formed the gap between these back up plate, and was pasted up on the rear face of said semiconductor chip with thermally conductive adhesives, While closing the side face of the inner lead section which also includes said bonding connection at least, and said semiconductor chip. The BGA form semiconductor device characterized by having resin for the closures which puts it in a row in the condition that there is no opening in this closure section, is made to enter said gap, and fixes said back up plate and heat sink of each other.

[Claim 10] A BGA form semiconductor device given in claim 1 thru/or any of 9 they are. [ which is characterized by forming the bump for junction in the pad of said TAB tape ]

[Claim 11] The mounting structure of the BGA form semiconductor device characterized by carrying out junction mounting of the semiconductor device of a BGA form given in any [ claim 1 thru/or ] of 9 they are by the bump for junction formed in the pad of said TAB tape at a mounting substrate.

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely:

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

**DETAILED DESCRIPTION**

**[Detailed Description of the Invention]**

[0001] [Field of the Invention] This invention relates to the mounting structure of the BGA form semiconductor device which carried out junction mounting of the BGA form semiconductor device for connecting with a mounting substrate using the bump for junction, and this BGA form semiconductor device at the mounting substrate.

[0002] [Description of the Prior Art] In recent years, the increment of the number of terminals of the semiconductor which advanced features of electronic equipment and improvement in the speed progress, and is used is being enhanced. The package for many pins of the present mainstream is a type called QFP (Quad Flat Package) which has arranged the lead at the plastic's body for external terminals to four sides. However, since the pitch of a pin will become very narrow and package assembly and substrate mounting will become difficult if the number of pins is sharply increased for terminal circumference arrangement, without seldom enlarging package size, 0.5mm pitch and 400 pin extent serve as a limitation practical.

[0003] That needs are increasing rapidly for solution of this problem is the package called BGA (Ball

Grid Array) which has stationed the solder bump who becomes an external terminal in the shape of a matrix to a rear face. Since this, the more, has the description that the rate of increase of package size can be made small the more it can arrange the external terminal of very many in a large pitch compared with QFP and its number of terminals increases, it tends to do package assembly and substrate mounting, and is considered to become the favorite of a future multi-pin package. The structure which agreed for the super-\*\* pin product of 400 or more pins also in BGA is indicated by JP,8-51128,A: [0004]

[Problem(s) to be Solved by the Invention] There is a problem described below with the above-mentioned conventional technique.

[0005] First, the resin which usually closes a part of circuit side of a semiconductor chip and side face, and the inner lead section that contains some TAB tapes in a list used surface tension, such as potting, touches, and is applied immediately after an ILB process by the breadth method at the predetermined section. In this case, since it will become a failure at the time of adhesion of a heat sink if said resin turns to the top face (field opposite to the field in which the circuit was formed) in a semiconductor chip, the package of a BGA form will be formed in the form where it surely left the air space. In case of substrate mounting of the package of such a BGA form is carried out by the bump for junction, it is necessary to give a rapid temperature rise. For this reason, the air space which contains moisture by the rapid temperature rise expanded, it was easy to cause exfoliation of jointing, and destruction of a package with this pressure, and reservation of dependability suited the difficult situation.

[0006] Moreover, in the conventional technique, the height of the top face of the back up plate fixed to the top face (field opposite to the field in which the pad was formed) in a TAB tape with adhesives, and the height of the top face in a semiconductor chip make it almost the same. High temperature conductivity adhesives are used for the top face of a semiconductor chip for a heat sink, and since it is the structure which uses adhesives for the top face of the back up plate, and is fixed to it, it is necessary to absorb height dispersion of the back up plate in a semiconductor chip list in the thickness of both adhesives. Therefore, especially, about the thickness of high temperature conductivity adhesives, a thick kink colander was not obtained but there was a limitation: the field on a heat dissipation disposition. Furthermore, in the conventional technique, since the height of the top face of the back up plate and the height of the top face in a semiconductor chip made it almost the same and constituted, the back up plate itself needed to use the thing of the thickness of height extent of a semiconductor chip, therefore by weight increase, it was hard to come out of the self-alignment effectiveness at the time of substrate mounting of a package, and the problem of being difficult also had reservation of mounting nature.

[0007] The purpose of this invention is to offer the mounting structure of the BGA form semiconductor device which enabled it to realize structure of the tape BGA package of a multi-pin application excellent in dependability that the above-mentioned technical problem should be solved, and a BGA form semiconductor device. Moreover, other purposes of this invention are to offer the mounting structure of the BGA form semiconductor device which enabled it to realize structure of the tape BGA package of a multi-pin application excellent in heat dissipation nature, and a BGA form semiconductor device. Moreover, other purposes of this invention are to offer the mounting structure of the BGA form semiconductor device which enabled it to realize structure of the tape BGA package of a multi-pin application excellent in mounting nature, and a BGA form semiconductor device.

[0008]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, this invention is connected to the electrode of a semiconductor chip and this semiconductor chip with the inner lead and this inner lead by which bonding connection was made. The TAB tape which wired and formed the prepared pad to the tape in order to connect with the exterior, The metal back up plate with which the rear face to the field in which the height of the field of the opposite side was low carried out the TAB tape side from the height of the rear face to the circuit side in said semiconductor chip, and the pad in

this TAB tape was formed was equipped by adhesives, It is the BGA form semiconductor device characterized by having the heat sink which formed the gap between these back up plate, and was pasted up on the rear face of said semiconductor chip with thermally conductive adhesives, and resin for the closures which closed the inner lead section which also includes said bonding connection at least. [0009] Moreover, this invention is characterized by said gap being an opening so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures in said BGA form semiconductor device. Moreover, this invention is characterized by installing partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures through said gap in said BGA form semiconductor device. Moreover, this invention is characterized by the part in which said resin for immobilization was installed partially being the field where said back up plate and heat sink counter mutually in said BGA form semiconductor device. Moreover, in said BGA form semiconductor device, this invention forms the periphery edge of said heat sink so that it may be locate inside the periphery edge of said back up plate, and it is characterize by to install partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures through said gap in the location of the periphery edge of said heat sink.

[0010] Moreover, in said BGA form semiconductor device, this invention forms the periphery edge of said heat sink so that it may be locate inside the periphery edge of said back up plate, and it is characterize by to install partially the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures through said gap in the location of the periphery edge of said heat sink. Moreover, in said BGA form semiconductor device, this invention forms a through hole in the predetermined part of said heat sink, and is characterized by installing the resin for immobilization which fixes said back up plate and heat sink of each other so that it may be possible to miss outside the air which exists in the heat sink side of said resin for the closures through said gap in the location of said through hole. Moreover, this invention is characterized by constituting so that said resin for the closures may be put in a row in the condition that there is no opening between said inner lead sections and said gaps, said gap may be made to enter and said back up plate and heat sink of each other may be fixed in the semiconductor device of said BGA form.

[0011] Moreover, this invention is connected to the electrode of a semiconductor chip and this semiconductor chip with the inner lead and this inner lead by which bonding connection was made. The TAB tape which wired and formed the prepared pad to the tape in order to connect with the exterior, The metal back up plate with which the rear face to the field in which the height of the field of the opposite side was low carried out the TAB tape side from the height of the rear face to the circuit side in said semiconductor chip, and the pad in this TAB tape was formed was equipped by adhesives, The heat sink which formed the gap between these back up plate, and was pasted up on the rear face of said semiconductor chip with thermally conductive adhesives, While closing the side face of the inner lead section which also includes said bonding connection at least, and said semiconductor chip It is the BGA form semiconductor device characterized by having resin for the closures which puts it in a row in the condition that there is no opening in this closure section, is made to enter said gap, and fixes said back up plate and heat sink of each other.

[0012] Moreover, this invention is characterized by forming the bump for junction in the pad of said TAB tape in said BGA form semiconductor device. Moreover, this invention is the mounting structure of the BGA form semiconductor device characterized by carrying out junction mounting of said BGA form semiconductor device by the bump for junction formed in the pad of said TAB tape at a mounting substrate. Moreover, this invention is connected with an inner lead and this inner lead. The junction process which joins said inner lead and electrode of a semiconductor chip using the TAB tape which wired and formed the prepared pad to the carrier tape in order to connect with the exterior, The

spreading process which applies the resin for the closures to the inner lead section joined according to this junction process, The back-up-plate adhesion process of pasting up the metal back up plate on the field in which the pad in said TAB tape was formed, and the field of the opposite side using adhesives, The heat sink adhesion process of forming a gap in the field in which the circuit in a semiconductor chip was formed, and the field of the opposite side between said back up plate, and pasting up a heat sink using thermally conductive adhesives, The fixed process mutually fixed with the resin for immobilization to which between the back up plate and the heat sinks which form said gap and counter was applied partially, It is the manufacture approach of the BGA form semiconductor device characterized by having the bump formation process which forms the bump for junction in the pad side of said TAB tape with a semiconductor chip, and the cutting process which carries out cutting separation of the periphery of the carrier tape in said TAB tape with a semiconductor chip.

[0013] Moreover, this invention is connected with an inner lead and this inner lead. The junction process which joins said inner lead and electrode of a semiconductor chip using the TAB tape which wired and formed the prepared pad to the carrier tape in order to connect with the exterior, The back-up-plate adhesion process of pasting up the metal back up plate on the field in which the pad in said TAB tape was formed, and the field of the opposite side using adhesives, The heat sink adhesion process of forming a gap in the field in which the circuit in a semiconductor chip was formed, and the field of the opposite side between said back up plate, and pasting up a heat sink using thermally conductive adhesives, Between said back up plate and heat sinks like the resin packer who fills up with resin collectively the side face and said gap of the inner lead section and the semiconductor chip which were joined according to this junction process, and fixes said inner lead section mutually with a wrap It is the manufacture approach of the BGA form semiconductor device characterized by having the bump formation process which forms the bump for junction in the pad side of said TAB tape with a semiconductor chip, and the cutting process which carries out cutting separation of the periphery of the carrier tape in said TAB tape with a semiconductor chip.

[0014] According to said configuration, as explained above, since the air in a package can escape from the gap between the back up plate and a heat sink freely, in case a reflow of the bump for junction is carried out, and in case substrate mounting of the BGA form semiconductor device is carried out, exfoliation of jointing and destruction of a package can be prevented and the mounting structure of a reliable BGA form semiconductor device and a BGA form semiconductor device can be realized.

Moreover, since according to said configuration it constituted so that the back up plate might be made thin and a gap could be formed between the top face of the back up plate, and the inferior surface of tongue of a heat sink, even if height dispersion arises between the top face of the back up plate, and the top face of a semiconductor chip, it can make it possible to make thin the thermally conductive adhesives layer which always pastes up a heat sink on the top face of a semiconductor chip, and heat dissipation nature can be raised. Moreover, since the back up plate is thin, the effectiveness of being easy to mount by the ability achieving lightweight-ization of a package is also acquired.

[0015] Moreover, reservation of the need reinforcement as the whole package can also be collectively aimed at by said configuration by fixing between a heat sink and the back up plate to a required part by the resin for immobilization alternatively according to a situation. According to said configuration, moreover, by serving also as restoration between a heat sink and the back up plate at the time of the resin seal for chip protection The semiconductor device (package) of a BGA form without survival of air is realized [ consequently ]. In case a reflow of the bump for junction is carried out, and in case substrate mounting of the semiconductor device of a BGA form is carried out, exfoliation of jointing and destruction of a package can be prevented and the mounting structure of a reliable BGA form semiconductor device and a BGA form semiconductor device can be realized.

[0016]

[Embodiment of the Invention] The gestalt of operation concerning this invention is explained using drawing. The semiconductor device concerning this invention is a package called BGA (Ball Grid Array)

which has stationed the solder bump 9 who becomes an external terminal in the shape of a matrix to a rear face. Since this, the more, has the description that, the rate of increase of package size can be made small the more it can arrange the external terminal of very many in a large pitch compared with QFP and its number of terminals increases, it tends to do package assembly and substrate mounting, and becomes the favorite of a future multi-pin package. The outline structure of the semiconductor device which agreed for the super-**\*\*** pin product of 400 or more pins also in BGA concerning this invention As shown in drawing 1 , an inner lead 2 and a pad 3 are wired by the carrier tape 1 in a metallic foil. The TAB (Tape Automated Bonding) tape 5 with the pattern in which the resist 4 was formed in the part to be insulated is used. ILB (Inner Lead Bonding) connection of the tip of an inner lead 2 is made with the pad 7 of the semiconductor chip 6 which turned the circuit side down. For this connection type, **\*\*** pitch-ization is attained compared with wirebonding connection of QFP etc., and many pins can also be connected easily. Moreover, the closure of some of a part of side faces, inner leads 2, and TAB tapes 5 is carried out to the circuit side list of a semiconductor chip 6 with the resin 8 for the closures. It connects with the pad 3 of the TAB tape 5, and the solder bump 9 forms an external matrix-like terminal. In order to secure the solder bump's 9 surface smoothness, the metaled back up plate 10 uses adhesives 11 for the field and the opposite side in which the pad 3 of the TAB tape 5 was formed, and is fixed to them. Furthermore, since calorific value also increases, the heat sink 12 with wide width of face is fixed by the high temperature conductivity adhesives 13, and the field without the circuit of a semiconductor chip 6 is made to radiate heat in air from here with a multi-pin chip. And the resin 8 for the closures used surface tension, such as potting, touches, and is usually applied immediately after an ILB process by the breadth method at the predetermined section. In this case, since it will become a failure at the time of adhesion of a heat sink 12 if the resin 8 for the closures turns to the circuit and opposite side of a semiconductor chip 6; a package is formed in the form where it surely left the air space 15.

[0017] In case a reflow of the solder bump 9 is carried out to such a package, and in case this invention joins the solder bump 9 in the above-mentioned package to the electrode formed in the substrate and mounts her in a substrate, even if a rapid temperature rise produces it By making the height of the top face of the metal back up plate 10 lower than the top face of a semiconductor chip 6, and forming a gap 16 between the back up plate 10 and a heat sink 12 It is in securing dependability, without producing exfoliation of jointing, and destruction of a package, as the air in a package can be missed outside. Moreover, when this invention carries out adhesion immobilization of the heat sink 12 with the high temperature conductivity adhesives 13 in a field without the circuit of a semiconductor chip 6, it is to make thickness of these high temperature conductivity adhesives 13 as thin as possible, and raise heat dissipation nature. Moreover, by making thin thickness of the back up plate 10 of the metal fixed to the field and the opposite side in which the pad 3 of the TAB tape 5 was formed, by using adhesives 11, and lightweight-izing it, the self-alignment effectiveness is made easy to come out of at the time of substrate mounting of a package, and this invention is to enable reservation of mounting nature, in order to secure the solder bump's 9 surface smoothness.

[0018] Next, the example of the structure of the tape BGA package of a multi-pin application of excelling in the dependability concerning this invention, heat dissipation nature, and mounting nature is explained.

[0019]

[Example 1] Drawing 1 - drawing 16 are drawings showing the 1st example of the package (semiconductor device) called BGA concerning this invention. Drawing 1 is the sectional view of the 1st example. Drawing 2 is the Shimohira side Fig. of drawing 1 , and an A-A cross section becomes drawing 1 . Drawing 3 is the Kamitaira side Fig. of drawing 1 , and, similarly an A-A cross section becomes drawing 1 . As shown in drawing 1 - drawing 3 , the TAB tape 5 has the inner lead 2 and pad 3 which were wired in the metallic foil (here, not shown) on the carrier tape 1, and has the pattern with which the insulation formed the resist 4 in the required part. And ILB connection of the tip of the inner lead 2

in the TAB tape 5 is made with the pad 7 of the semiconductor chip 6 which turned the circuit side down. Furthermore, the closure of some of a part of side faces, inner leads 2, and TAB tapes 5 is carried out to the circuit side list of a semiconductor chip 6 in the form where it left the air space 15 with the resin 8 for the closures so that it might not turn to the circuit and opposite side of a semiconductor chip 6. It connects with the pad 3 of a tape and the solder bump 9 forms an external matrix-like terminal. In order to secure the solder bump's 9 surface smoothness, the metaled back up plate 10 which has thickness thinner than the thickness of a semiconductor chip 6 is fixed to the field and the opposite side in which the pad 3 of the TAB tape 5 was formed, using adhesives 11. Therefore, the height of the field (top face) of the TAB tape side in the back up plate 10 and the opposite side is made lower than the height of the rear face (top face) of the circuit side in a semiconductor chip 6, and a gap 16 is formed between the back up plate 10 and a heat sink 12. since the back up plate 10 is metal — rigidity — \*\*\*\* — considering being, it becomes possible from the thickness of a semiconductor chip 6 to make it thin to one half extent, considering the solder bump's 9 surface smoothness being securable. Especially the solder bump's 9 surface smoothness is securable with the surface smoothness of the back up plate 10. Furthermore, the field without the circuit of a semiconductor chip 6 is fixed using the high temperature conductivity adhesives 13 of thin thickness so that the heat sink 12 for heat dissipation may raise heat dissipation nature.

[0020] By the way, it changes into the condition of having formed the gap 16 for air recess connected with the exterior as shown in drawing 3 between the metal back up plate 10 of thin thickness, rather than the thickness of the heat sink 12 for heat dissipation, and the semiconductor chip 6 for the solder bump's 9 surface smoothness to secure; and is mutually fixed with a heat sink / resin 17 for back-up-plate immobilization. The round head of the broken line of four corners shown in drawing 3 shows the location of a heat sink / resin 17 for back-up-plate immobilization. Next, the manufacture process of the 1st example of the package (semiconductor device) called BGA which starts this invention using drawing 4 - drawing 16 is explained. Drawing 4 is drawing in the condition of having removed a part of resists 4 in the Shimohira side Fig. list of the TAB tape 5. In the center section, the device hole 19 for chip loading has opened [ the sprocket hole 18 for conveyance positioning ] near the edge of two sides. The resist 4 is formed in the part which serves as a final product in the form where only the pad 3 was exposed. The upper left has shown from the center the condition of having removed the resist 4. The metallic foil wiring 20 is taken out from each pad 3, it exposes in the device hole 19, and the inner lead 2 is formed.

[0021] Drawing 5 is the Kamitaira side Fig. in the condition of having pasted up the metaled back up plate 10 on the TAB tape 5. The back up plate 10 does not contact those with \*\*\*\*\*, the device hole 19, and the TAB tape 5 of the perimeter in a center section. Drawing 6 is the B-B sectional view of drawing 5. The back up plate 10 uses adhesives 11 for the pad 3 of the TAB tape 5, and the field of the opposite side, and is stuck to them by pressure. In addition, when a tape / back-up-plate indirect arrival agent 11 is thermosetting, a cure is carried out at a predetermined time elevated temperature after this process. Drawing 7 is the Shimohira side Fig. in the condition of having made ILB connection of a semiconductor chip 6 and the inner lead 2. Drawing 8 is the C-C sectional view of drawing 7, the circuit side of a semiconductor chip 6 is turned up, it is in the condition which made the tape 5 inside-out on it, the device hole 19 and alignment are carried out, and the pad 7 formed at the semiconductor chip 6 and the tip of an inner lead 2 are connected by thermocompression bonding. Drawing 9 is the Shimohira side Fig. in the condition of having finished the closure by the resin 8 for the closures. Drawing 10 is the D-D sectional view of drawing 9. The resin 8 for the closures applies a need part with the coater usually called a dispenser (not shown), is damp with surface tension and spreads. In drawing 10, the circuit side of a semiconductor chip 6 and the inner lead 2 were completely covered with the resin 8 for the closures, the resin 8 for the closures was damp and some TAB tapes 5 and the side face of a semiconductor chip 6 also spread out. However, the applied resin 8 for the closures is the form where it left the air space 15 so that it may not turn to the circuit and opposite side of a semiconductor chip 6, and it will cover some of a part of side faces, inner leads 2, and TAB tapes 5 in the circuit side list of a



semiconductor chip 6. Thereby, a semiconductor chip 6 and a part required for dependability reservation of a connection are protected. In addition, the resin 8 for the closures has common thermosetting resin which uses epoxy as base resin, and a cure is carried out at a predetermined time elevated temperature after this process.

[0022] Drawing 11 is drawing showing the condition of having applied the resin 17 for immobilization alternatively on the back up plate 10 while applying the high temperature conductivity adhesives 13 to the circuit and opposite side of a semiconductor chip 6. Drawing 12 is the E-E cross section of drawing 11. The circuit of a semiconductor chip 6 and the height of an opposite side are higher than the top face of the back up plate 10 in this condition, the high temperature conductivity adhesives 13 are thin, and the resin 17 for immobilization is applied more thickly than it. Drawing 13 is the Kamitaira side Fig. showing the condition of having carried the heat sink 12 on the TAB tape 5 which finished the process to drawing 12. Drawing 14 is the F-F sectional view of drawing 13. A heat sink 12 is stuck to a semiconductor chip 6 by pressure through the high temperature conductivity adhesives 13. At this time, the upper part of a heat sink / resin 17 for back-up-plate immobilization contacts a heat sink 12. Since the top face of a semiconductor chip 6 is higher than the top face of the back up plate 10, at the time of sticking by pressure to the semiconductor chip 6 of a heat sink 12, the high temperature conductivity adhesives 13 are lengthened thinly, and can form the good heat dissipation path from a semiconductor chip 6. Furthermore, the clearance 16 for air recess is formed between a heat sink 12 and the back up plate 10, and since the air in a package also including the above-mentioned air space 15 can move to the exterior freely, when the solder bump 9 is mounted in a substrate through the time of carrying out a reflow on a pad 3, or the above-mentioned solder bump 9, the problem of exfoliation or package deformation is not produced. In addition, when a heat sink / resin 17 for back-up-plate immobilization is thermosetting, a cure is carried out to high temperature conductivity adhesives 13 list at a predetermined time elevated temperature after this process.

[0023] Drawing 15 is the Shimohira side Fig. showing the condition of having carried the solder bump 9 on the pad 3 of the TAB tape 5 which finished the process to drawing 14. Drawing 16 is the G-G sectional view of drawing 15. The solder bump 9 is carried with an automatic loading machine (not shown), and is firmly connected with a pad 3 through a reflow, a washing process, etc. Then, the circumference of the TAB tape 5 is cut and serves as the last gestalt as shown in drawing 1. In addition, although a heat sink / resin 17 for back-up-plate immobilization was applied to four places in this example, it cannot be overemphasized that a spreading part and spreading area are changeable if needed. However, between the heat sink 12 for heat dissipation, and the metal back up plate 10 of thin thickness. Since it is in the condition in which the clearance 16 for air recess connected with the exterior was formed, the air in a package also including the above-mentioned air space 15 becomes movable to the exterior freely. Consequently, in case a reflow of the solder bump 9 is carried out to a package, and in case a package is mounted in a substrate through the solder bump 9, even if a rapid temperature rise arises It becomes possible to secure the dependability as a package (semiconductor device) called BGA, without producing exfoliation of jointing, and destruction of a package.

[0024]

[Example 2] The 2nd example of the package (semiconductor device) called BGA concerning this invention is explained. The cross section of the 2nd example is shown in drawing 17. The difference with the 1st example in this 2nd example is the method of restoration of a heat sink / resin 17 for back-up-plate immobilization. That is, the through hole 21 is processed into the predetermined section of a heat sink 12, and it is in being filled up with a heat sink / resin 17 for back-up-plate immobilization from here. In this 2nd example, after pasting up a heat sink 12 on a semiconductor chip 6 with the high temperature conductivity adhesives 13, a heat sink / resin 17 for back-up-plate immobilization is applied. The example of \*\*\*\* 2 has the description that the spreading location of a heat sink / resin 17 for back-up-plate immobilization becomes exact compared with the 1st example.

[0025]

[Example 3] The 3rd example of the package (semiconductor device) called BGA concerning this invention is explained. The cross section of the 3rd example is shown in drawing 18. The periphery section of a heat sink 17 is made shorter than the periphery section of the back up plate 10, and the difference with the 1st example in this 3rd example forms it, and is to apply to a heat sink 12 and the periphery section of the back up plate 10 in the form which does not turn around a heat sink / resin 17 for back-up-plate immobilization to the TAB tape 5. That is, since the periphery section of a heat sink 17 is made shorter than the periphery section of the back up plate 10 and it has formed, a heat sink / resin 17 for back-up-plate immobilization is applied to a heat sink 12 and the periphery section of the back up plate 10 in the form which does not turn to the TAB tape 5. In this 3rd example, after pasting up a heat sink 12 on a semiconductor chip 6 with the high temperature conductivity adhesives 13, a heat sink / resin for back-up-plate immobilization is applied. Compared with the 1st example, spreading is easy, and it has the description that processing of a through hole like the 2nd example is unnecessary. [0026]

[Example 4] The 4th example of the package (semiconductor device) called BGA concerning this invention is explained. The cross section of the 4th example is shown in drawing 19. The difference with the 1st example in this 4th example is the point of carrying a heat sink 12 only on a semiconductor chip 6 through the high temperature conductivity adhesives 13, and not using a heat sink / resin 17 for back-up-plate immobilization. Therefore, in this 4th example, a process can be simplified and low cost-ization can be attained. Even if a package is small and lightweight and supports weight only with a semiconductor chip 6 especially, in the case of satisfactory low generation of heat and a compact package, it can use. [0027]

[Example 5] The 5th example of the package (semiconductor device) called BGA concerning this invention is explained. The cross section of the 5th example is shown in drawing 20. Being put in a row and filled up so that the resin 8 for the closures may be put in block also between the back up plate 10 and a heat sink 12 and an opening may not be generated has the difference with the 1st example in this 5th example. In addition, you make it filled up with the resin 8 for the closures so that the clearance 16 between the back up plate 10 and a heat sink 12 may be entered, and the back up plate 10 and the heat sink 12 of each other should just be fixed. That is, the resin 8 for the closures can fix firmly the back up plate 10 and a heat sink 12 by making it enter mostly by the clearance 16 between the back up plate 10 and a heat sink 12. In this 5th example, the heat sink 12 is pointed to the semiconductor chip 6 with the high temperature conduction paste 13, and the TAB tape 5 and ILB connection which stuck the back up plate 10 are made. While carrying out potting of the resin 8 for the closures after that and performing protection of a semiconductor chip 6 or an inner lead 2, it is made to turn between the back up plate 10 and a heat sink 12. In the example of \*\*\*\* 5, since the resin 8 for the closures flows in the form which extrudes the air space 15 in a package, there is an advantage of not producing deformation of exfoliation or a package when mounted in the time of reinforcement being strong and carrying out a reflow or a substrate since air has all moreover pasted up the back up plate 10 and a heat sink 12 in a large area with the resin 8 for the closures in the package. [0028]

[Effect of the Invention] Since air in a package is made to the structure where air does not remain outside in migration or a package freely, in the semiconductor device which consists of BGA according to this invention, the exfoliation at the time of substrate mounting and destruction of a package can be prevented, and the effectiveness that dependability is securable is done so. Moreover, since according to this invention it constitutes so that the metal back up plate for a solder bump's surface smoothness to secure may be made thin in the semiconductor device which consists of BGA and a gap may be made between the back up plate and a heat sink, while making it possible to make thin the high temperature conductivity adhesives layer for fixing a heat sink to a semiconductor chip and aiming at improvement in heat dissipation nature, the effectiveness that lightweight-ization of a package can be attained based on

lightweight-izing of the metal back up plate is done so. Furthermore, by aiming at improvement in the heat dissipation nature by the high temperature conductivity adhesives layer, the heat sink itself can be miniaturized and a miniaturization and lightweight-izing of a package can be realized.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the 1st example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 2] It is the Shimohira side Fig. showing the 1st example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 3] It is the Kamitaira side Fig. showing the 1st example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 4] It is the Shimohira side Fig. of the TAB tape in which the 1st example of the semiconductor device (package) which consists of BGA concerning this invention is shown.

[Drawing 5] It is the Kamitaira side Fig. in the condition of having pasted up the metal back up plate on the TAB tape in which the 1st example of the semiconductor device (package) which consists of BGA concerning this invention is shown.

[Drawing 6] It is the sectional view of drawing 5.

[Drawing 7] It is the Shimohira side Fig. in the condition of having connected the inner lead with the chip in which the 1st example of the semiconductor device (package) which consists of BGA concerning this invention is shown.

[Drawing 8] It is the sectional view of drawing 7.

[Drawing 9] It is the Shimohira side Fig. in the condition of having carried out the resin seal showing the 1st example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 10] It is the sectional view of drawing 9.

[Drawing 11] It is the Kamitaira side Fig. in the condition of having applied the high temperature conductivity adhesives and resin in which the 1st example of the semiconductor device (package) which consists of BGA concerning this invention is shown.

[Drawing 12] It is the sectional view of drawing 11.

[Drawing 13] It is the Kamitaira side Fig. in the condition of having carried the heat sink in which the 1st example of the semiconductor device (package) which consists of BGA concerning this invention is shown.

[Drawing 14] It is the sectional view of drawing 13.

[Drawing 15] It is the Shimohira side Fig. in the condition of having carried the solder bump who shows the 1st example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 16] It is the sectional view of drawing 15.

[Drawing 17] It is the sectional view showing the 2nd example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 18] It is the sectional view showing the 3rd example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 19] It is the sectional view showing the 4th example of the semiconductor device (package) which consists of BGA concerning this invention.

[Drawing 20] It is the sectional view showing the 5th example of the semiconductor device (package) which consists of BGA concerning this invention.

[Description of Notations]

1 [ — Resist, ] — A carrier tape, 2 — An inner lead, 3 — A tape pad, 4 5 [ — Resin, ] — A TAB tape, 6 — A semiconductor chip, 7 — A chip pad, 8 9 — A solder bump, 10 — The back up plate, 11 — A tape / back-up-plate indirect arrival agent, 12 [ — An air space, 16 / — The clearance for air recess 17 / — A heat sink / resin for back-up-plate immobilization, 18 / — A sprocket hole, 19 / — A device hole, 20 / — Metallic foil wiring, 21 / — Through hole ] — A heat sink, 13 — High temperature conductivity adhesives, 14 — A heat sink / back-up-plate indirect arrival agent, 15

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-176873

(43) 公開日 平成11年(1999) 7月2日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 1 L 21/60

3 1 1

H 0 1 L 21/60

3 1 1 R

23/12

23/28

T

23/28

23/40

F

23/40

23/12

L

審査請求 未請求 請求項の数11 O L (全 10 頁)

(21) 出願番号 特願平9-344776

(22) 出願日 平成9年(1997)12月15日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐伯 準一

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(72) 発明者 宝蔵寺 裕之

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(72) 発明者 角田 重晴

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

最終頁に続く

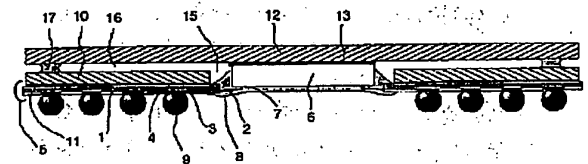
(54) 【発明の名称】 BGA形半導体装置およびその実装構造体

(57) 【要約】

【課題】信頼性、放熱性、および実装性に優れた多ピン用途のテープBGAパッケージの構造を実現できるようにしたBGA形半導体装置およびBGA形半導体装置の実装構造体を提供することにある。

【解決手段】本発明は、半導体チップ6と、インナリード2およびパッド3をテープに対して配線して形成したTABテープ5と、前記半導体チップにおける回路面に対する裏面の高さよりTABテープ側と反対側の面の高さを低くして該TABテープにおけるパッドが形成された面に対する裏面に接着剤1・1により装着された金属製の補強板10と、該補強板との間において間隙を形成して前記半導体チップの裏面に熱伝導性接着剤で接着されたヒートシンク12と、少なくとも前記ボンディング接続部も含めたインナーリード部を封止した封止用樹脂8と、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように部分的に設置され、前記補強板とヒートシンクとを互いに固定する固定用樹脂17とを有することを特徴とするBGA形半導体装置である。

図1



(2)

## 【特許請求の範囲】

【請求項1】半導体チップと、該半導体チップの電極にボンディング接続されたインナリードおよび該インナリードと接続され、外部と接続するために設けられたパッドをテープに対して配線して形成したTABテープと、前記半導体チップにおける回路面に対する裏面の高さよりTABテープ側と反対側の面の高さを低くして該TABテープにおけるパッドが形成された面に対する裏面に接着剤により装着された金属製の補強板と、該補強板との間において間隙を形成して前記半導体チップの裏面に熱伝導性接着剤で接着されたヒートシンクと、少なくとも前記ボンディング接続部も含めたインナリード部を封止した封止用樹脂とを有することを特徴とするBGA形半導体装置。

【請求項2】前記封止用樹脂のヒートシンク側に存在する空気を外部に逃がすことが可能なように前記間隙が空隙であることを特徴とする請求項1記載のBGA形半導体装置。

【請求項3】前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を部分的に設置したことを特徴とする請求項1記載のBGA形半導体装置。

【請求項4】前記固定用樹脂を部分的に設置した個所が前記補強板とヒートシンクとが互いに対向する面であることを特徴とする請求項3記載のBGA形半導体装置。

【請求項5】前記ヒートシンクの外周端を前記補強板の外周端より内側に位置するように形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記ヒートシンクの外周端の位置に部分的に設置したことを特徴とする請求項1記載のBGA形半導体装置。

【請求項6】前記ヒートシンクの外周端を前記補強板の外周端より内側に位置するように形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記ヒートシンクの外周端の位置に部分的に設置したことを特徴とする請求項1記載のBGA形半導体装置。

【請求項7】前記ヒートシンクの所定個所に貫通穴を形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記貫通穴の位置に設置したことを特徴とする請求項1記載のBGA形半導体装置。

【請求項8】前記封止用樹脂を、前記インナリード部と前記間隙との間において空隙がない状態でつらねて前記間隙に入り込ませて前記補強板とヒートシンクとを互いに固定するように構成したことを特徴とする請求項1

記載のBGA形半導体装置。

【請求項9】半導体チップと、該半導体チップの電極にボンディング接続されたインナリードおよび該インナリードと接続され、外部と接続するために設けられたパッドをテープに対して配線して形成したTABテープと、前記半導体チップにおける回路面に対する裏面の高さよりTABテープ側と反対側の面の高さを低くして該TABテープにおけるパッドが形成された面に対する裏面に接着剤により装着された金属製の補強板と、該補強板との間において間隙を形成して前記半導体チップの裏面に熱伝導性接着剤で接着されたヒートシンクと、少なくとも前記ボンディング接続部も含めたインナリード部および前記半導体チップの側面を封止すると共に該封止部に空隙がない状態でつらねて前記間隙に入り込ませて前記補強板とヒートシンクとを互いに固定する封止用樹脂とを有することを特徴とするBGA形半導体装置。

【請求項10】前記TABテープのパッドに接合用のパンプを形成したことを特徴とする請求項1乃至9の何れかに記載のBGA形半導体装置。

【請求項11】請求項1乃至9の何れかに記載のBGA形の半導体装置を、前記TABテープのパッドに形成される接合用のパンプにより実装基板に接合実装したことを特徴とするBGA形半導体装置の実装構造体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、接合用のパンプを用いて実装基板に接続するためのBGA形半導体装置および該BGA形半導体装置を実装基板に接合実装したBGA形半導体装置の実装構造体に関する。

## 【0002】

【従来の技術】近年、電子機器の高機能化、高速化が進み、使用する半導体の端子数は増加の一途を辿っている。現行主流の多ピン用パッケージはプラスチックボディの4辺に外部端子用のリードを配置したQFP (Quad Flat Package) と呼ばれるタイプである。しかし、端子周辺配置のため、パッケージサイズをあまり大きくせずにピン数を大幅に増加するとピンのピッチが非常に狭くなり、パッケージ組立、及び基板実装とも難しくなるため、実用的には0.5mmピッチ、400ピン程度が限界となっている。

【0003】この問題の解決のためにニーズが急増しているのが、裏面に外部端子となるはんだパンプをマトリックス状に配置したBGA (Ball Grid Array) と呼ばれるパッケージである。これは、QFPに比べ広いピッチで非常に多くの外部端子を配列でき、端子数が増えれば増えるほどパッケージサイズの増加率を小さくできるという特徴があるため、パッケージ組立、基板実装ともやりやすく、今後の多ピンパッケージの本命になると考えられている。BGAの中でも400ピン以上の超多ピン製品に合致した構造は特開平8-5

1128号公報に記載されている。

【0004】

【発明が解決しようとする課題】上記従来技術では以下に述べる問題がある。

【0005】まず、通常、半導体チップの回路面および側面の一部、並びにTABテープの一部を含むインナーリード部を封止する樹脂はポッティングなどの表面張力を利用した触れ広がり法によりILB工程直後に所定部に塗布される。この場合、前記樹脂が半導体チップにおける上面（回路が形成された面と反対の面）まで回り込むとヒートシンクの接着時の障害になるため、どうしても空気層を残した形でBGA形のパッケージが形成されることになる。このようなBGA形のパッケージを、接合用のバンプにより基板実装する際、急激な温度上昇を与える必要がある。このため、急激な温度上昇により水分を含む空気層が膨張し、この圧力により接着部の剥離やパッケージの破壊を招きやすく、信頼性の確保が困難な状況にあった。

【0006】また、従来技術においては、TABテープにおける上面（パッドが形成された面と反対の面）に接着剤で固定される補強板の上面の高さと半導体チップにおける上面の高さがほぼ同一にして、ヒートシンクを半導体チップの上面に高熱伝導性接着剤を用いて、補強板の上面に接着剤を用いて固定する構造であるため、両接着剤の厚さにおいて半導体チップ並びに補強板の高さばらつきを吸収する必要がある。そのため、特に高熱伝導性接着剤の厚さを厚くせざるを得ず、放熱性向上の面で限界があった。更に、従来技術においては、補強板の上面の高さと半導体チップにおける上面の高さがほぼ同一にして構成しているため、補強板自体も半導体チップの高さ程度の厚さのものを用いる必要があり、そのため重量の増加により、パッケージの基板実装時にセルフアライメント効果が出難く、実装性の確保が困難という問題もあった。

【0007】本発明の目的は、上記課題を解決すべく、信頼性に優れた多ピン用途のテープBGAパッケージの構造を実現できるようにしたBGA形半導体装置およびBGA形半導体装置の実装構造体を提供することにある。また、本発明の他の目的は、放熱性に優れた多ピン用途のテープBGAパッケージの構造を実現できるようにしたBGA形半導体装置の実装構造体を提供することにある。また、本発明の他の目的は、実装性に優れた多ピン用途のテープBGAパッケージの構造を実現できるようにしたBGA形半導体装置およびBGA形半導体装置の実装構造体を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明は、半導体チップと、該半導体チップの電極にボンディング接続されたインナーリードおよび該インナ

ーリードと接続され、外部と接続するために設けられたパッドをテープに対して配線して形成したTABテープと、前記半導体チップにおける回路面に対する裏面の高さよりTABテープ側と反対側の面の高さを低くして該TABテープにおけるパッドが形成された面に対する裏面に接着剤により装着された金属製の補強板と、該補強板との間において間隙を形成して前記半導体チップの裏面に熱伝導性接着剤で接着されたヒートシンクと、少なくとも前記ボンディング接続部も含めたインナーリード部を封止した封止用樹脂とを有することを特徴とするBGA形半導体装置である。

【0009】また、本発明は、前記BGA形半導体装置において、前記封止用樹脂のヒートシンク側に存在する空気を外部に逃がすことが可能なように前記間隙が空隙であることを特徴とする。また、本発明は、前記BGA形半導体装置において、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を部分的に設置したことを特徴とする。また、本発明は、前記BGA形半導体装置において、前記固定用樹脂を部分的に設置した個所が前記補強板とヒートシンクとが互いに対向する面であることを特徴とする。また、本発明は、前記BGA形半導体装置において、前記ヒートシンクの外周端を前記補強板の外周端より内側に位置するように形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記ヒートシンクの外周端の位置に部分的に設置したことを特徴とする。

【0010】また、本発明は、前記BGA形半導体装置において、前記ヒートシンクの外周端を前記補強板の外周端より内側に位置するように形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記ヒートシンクの外周端の位置に部分的に設置したことを特徴とする。また、本発明は、前記BGA形半導体装置において、前記ヒートシンクの所定個所に貫通穴を形成し、前記封止用樹脂のヒートシンク側に存在する空気を前記間隙を通して外部に逃がすことが可能なように前記補強板とヒートシンクとを互いに固定する固定用樹脂を前記貫通穴の位置に設置したことを特徴とする。また、本発明は、前記BGA形の半導体装置において、前記封止用樹脂を、前記インナーリード部と前記間隙との間において空隙がない状態でつらねて前記間隙に入り込ませて前記補強板とヒートシンクとを互いに固定するように構成したことを特徴とする。

【0011】また、本発明は、半導体チップと、該半導体チップの電極にボンディング接続されたインナーリードおよび該インナーリードと接続され、外部と接続するた

(4)

5

めに設けられたパッドをテープに対して配線して形成したTABテープと、前記半導体チップにおける回路面に対する裏面の高さよりTABテープ側と反対側の面の高さを低くして該TABテープにおけるパッドが形成された面に対する裏面に接着剤により装着された金属製の補強板と、該補強板との間において間隙を形成して前記半導体チップの裏面に熱伝導性接着剤で接着されたヒートシンクと、少なくとも前記ボンディング接続部も含めたインナーリード部および前記半導体チップの側面を封止すると共に該封止部に空隙がない状態でつらねて前記間隙に入り込ませて前記補強板とヒートシンクとを互いに固定する封止用樹脂とを有することを特徴とするBGA形半導体装置である。

【0012】また、本発明は、前記BGA形半導体装置において、前記TABテープのパッドに接合用のバンパを形成したことを特徴とする。また、本発明は、前記BGA形半導体装置を、前記TABテープのパッドに形成される接合用のバンパにより実装基板に接合実装したことを特徴とするBGA形半導体装置の実装構造体である。また、本発明は、インナーリードおよび該インナーリードと接続され、外部と接続するために設けられたパッドをキャリアテープに対して配線して形成したTABテープを用いて、前記インナーリードと半導体チップの電極とを接合する接合工程と、該接合工程により接合したインナーリード部に対して封止用樹脂を塗布する塗布工程と、前記TABテープにおけるパッドが形成された面と反対側の面に金属製の補強板を接着剤を用いて接着する補強板接着工程と、半導体チップにおける回路が形成された面と反対側の面に前記補強板との間に間隙を形成してヒートシンクを熱伝導性接着剤を用いて接着するヒートシンク接着工程と、前記間隙を形成して対向する補強板とヒートシンクとの間を部分的に塗布された固定用樹脂により互いに固定する固定工程と、前記半導体チップ付TABテープのパッド面に接合用のバンパを形成するバンパ形成工程と、前記半導体チップ付TABテープにおけるキャリアテープの周辺部を切断分離する切断工程とを有することを特徴とするBGA形半導体装置の製造方法である。

【0013】また、本発明は、インナーリードおよび該インナーリードと接続され、外部と接続するために設けられたパッドをキャリアテープに対して配線して形成したTABテープを用いて、前記インナーリードと半導体チップの電極とを接合する接合工程と、前記TABテープにおけるパッドが形成された面と反対側の面に金属製の補強板を接着剤を用いて接着する補強板接着工程と、半導体チップにおける回路が形成された面と反対側の面に前記補強板との間に間隙を形成してヒートシンクを熱伝導性接着剤を用いて接着するヒートシンク接着工程と、該接合工程により接合したインナーリード部、半導体チップの側面および前記間隙に樹脂を一括して充填して前

6

記インナーリード部を覆うとともに前記補強板とヒートシンクとの間を互いに固定する樹脂充填工程と、前記半導体チップ付TABテープのパッド面に接合用のバンパを形成するバンパ形成工程と、前記半導体チップ付TABテープにおけるキャリアテープの周辺部を切断分離する切断工程とを有することを特徴とするBGA形半導体装置の製造方法である。

【0014】以上説明したように、前記構成によれば、補強板とヒートシンクとの間の間隙からパッケージ内の空気は自由に逃げるができるため、接合用のバンパをリフローする際、およびBGA形半導体装置を基板実装する際、接着部の剥離、およびパッケージの破壊を防止して信頼性の高いBGA形半導体装置およびBGA形半導体装置の実装構造体を実現することができる。また、前記構成によれば、補強板を薄くして補強板の上面とヒートシンクの下面との間に間隙が形成できるように構成したので、補強板の上面と半導体チップの上面との間において高さばらつきが生じても常にヒートシンクを半導体チップの上面に接着する熱伝導性接着剤層を薄くすることを可能にして放熱性を向上させることができる。また、補強板が薄いので、パッケージの軽量化をはかれ実装しやすいという効果も得られる。

【0015】また、前記構成により、状況に応じて必要な個所に選択的に固定用樹脂でヒートシンクと補強板との間を固定することにより、パッケージ全体としての必要強度の確保も併せて図ることができる。また、前記構成によれば、チップ保護のための樹脂封止時にヒートシンクと補強板の間の充填も兼ねることにより、空気の残存の無いBGA形の半導体装置（パッケージ）を実現し、その結果、接合用のバンパをリフローする際、およびBGA形の半導体装置を基板実装する際、接着部の剥離、およびパッケージの破壊を防止して信頼性の高いBGA形半導体装置およびBGA形半導体装置の実装構造体を実現することができる。

【0016】

【発明の実施の形態】本発明に係る実施の形態について図を用いて説明する。本発明に係る半導体装置は、裏面に外部端子となるはんだバンパ9をマトリックス状に配置したBGA (Ball Grid Array) と呼ばれるパッケージである。これは、QFPに比べ広いピッチで非常に多くの外部端子を配列でき、端子数が増えれば増えるほどパッケージサイズの増加率を小さくできるという特徴があるため、パッケージ組立、基板実装ともやりやすく、今後の多ピンパッケージの本命になるものである。本発明に係るBGAの中でも400ピン以上の超多ピン製品に合致した半導体装置の概略構造は、図1に示すように、キャリアテープ1にインナーリード2及びパッド3が金属箔にて配線され、絶縁が必要な個所にレジスト4を形成したパターンを有したTAB (Tape Automated Bonding) テープ5



(5)

7

を用い、インナーリード2の先端は回路面を下にした半導体チップ6のパッド7とILB (Inner Lead Bonding) 接続される。この接続方式のため、QFPなどのワイヤボンディング接続に比べ狭ピッチ化が可能になり、多ピンでも容易に接続することができる。また、半導体チップ6の回路面並びに側面の一部、インナーリード2、TABテープ5の一部は封止用樹脂8により封止されている。はんだバンプ9はTABテープ5のパッド3と接続され、マトリックス状の外部端子を形成する。はんだバンプ9の平坦性を確保するために、TABテープ5のパッド3を形成した面と反対側に金属の補強板10が接着剤11を用いて固定される。さらに、多ピンチップでは発熱量も多くなるため、半導体チップ6の回路のない面は幅の広いヒートシンク12が高熱伝導性接着剤13により固定され、ここから空气中に放熱させる。そして、通常、封止用樹脂8はポッティングなどの表面張力を利用した触れ広がり法によりILB工程直後に所定部に塗布される。この場合、封止用樹脂8が半導体チップ6の回路と反対面まで回り込むとヒートシンク12の接着時の障害になるため、どうしても空気層15を残した形でパッケージが形成される。

【0017】本発明は、このようなパッケージにはんだバンプ9をリフローする際、および上記パッケージにおけるはんだバンプ9を基板に形成された電極に接合して基板に実装する際、急激な温度上昇が生じても、金属製の補強板10の上面の高さを半導体チップ6の上面よりも低くして補強板10とヒートシンク12との間に間隙16を形成することによって、パッケージ内の空気を外部に逃がすことができるようにして、接着部の剥離やパッケージの破壊を生じることなく、信頼性を確保することにある。また、本発明は、半導体チップ6の回路のない面にヒートシンク12を高熱伝導性接着剤13により接着固定した際、この高熱伝導性接着剤13の厚さをできるだけ薄くして放熱性を向上させることにある。また、本発明は、はんだバンプ9の平坦性を確保するために、TABテープ5のパッド3を形成した面と反対側に接着剤11を用いて固定される金属の補強板10の厚さを薄くして軽量化することによって、パッケージの基板実装時にセルフアライメント効果を出やすくして、実装性の確保を可能にすることにある。

【0018】次に、本発明に係る信頼性、放熱性、実装性に優れた多ピン用途のテープBGAパッケージの構造の実施例について説明する。

【0019】

【実施例1】図1～図16は、本発明に係るBGAと呼ばれるパッケージ(半導体装置)の第1の実施例を示す図である。図1は、第1の実施例の断面図である。図2は図1の下平面図であり、A-A断面が図1になる。図3は図1の上平面図であり、同じくA-A断面が図1になる。図1～図3に示すように、TABテープ5は、キ

8

ャリアテープ1上に金属箔(ここでは図示せず)にて配線されたインナーリード2及びパッド3を有し、絶縁が必要な個所にレジスト4を形成したパターンを有している。そして、TABテープ5におけるインナーリード2の先端は、回路面を下にした半導体チップ6のパッド7とILB接続される。更に、封止用樹脂8により、半導体チップ6の回路と反対面まで回り込まないように空気層15を残した形で、半導体チップ6の回路面並びに側面の一部、インナーリード2、TABテープ5の一部は封止される。はんだバンプ9は、テープのパッド3と接続され、マトリックス状の外部端子を形成する。はんだバンプ9の平坦性を確保するために、TABテープ5のパッド3を形成した面と反対側に、半導体チップ6の厚さよりも薄い厚さを有する金属の補強板10が接着剤11を用いて固定される。従って、補強板10におけるTABテープ側と反対側の面(上面)の高さは、半導体チップ6における回路面の裏面(上面)の高さより低くして補強板10とヒートシンク12との間に間隙16が形成される。補強板10は、金属製であるため、剛性をもっていることからして、はんだバンプ9の平坦性が確保することができることからして、半導体チップ6の厚さよりも半分程度まで薄くすることが可能となる。特に、はんだバンプ9の平坦性は、補強板10の平坦性によって確保することができる。更に、半導体チップ6の回路のない面は、放熱用のヒートシンク12が放熱性を向上させるべく薄い厚さの高熱伝導性接着剤13を用いて固定される。

【0020】ところで、放熱用のヒートシンク12と、はんだバンプ9の平坦性が確保するための半導体チップ6の厚さよりも薄肉厚の金属製の補強板10との間は、図3に示すように、外部とつながった空気逃げ用間隙16を形成した状態にしてヒートシンク/補強板固定用樹脂17によって互いに固定されている。図3に示す4隅の破線の丸は、ヒートシンク/補強板固定用樹脂17の位置を示す。次に図4～図16を用いて本発明に係るBGAと呼ばれるパッケージ(半導体装置)の第1の実施例の製造プロセスを説明する。図4はTABテープ5の下平面図並びに一部のレジスト4を除去した状態の図である。2辺の端部付近には搬送位置決め用のスプロケットホール18が、中央部にはチップ搭載用のデバイスホール19が開けられている。レジスト4はパッド3のみを露出した形で最終製品となる部分に形成されている。中央から左上はレジスト4を除去した状態を示してある。各パッド3から金属箔配線20が出され、デバイスホール19で露出し、インナーリード2を形成している。

【0021】図5はTABテープ5に金属の補強板10を接着した状態の上平面図である。補強板10は中央部をくり抜いてあり、デバイスホール19およびその周囲のTABテープ5には接触しない。図6は図5のB-B

(6)

9

断面図である。補強板 10 は TAB テープ 5 のパッド 3 と反対側の面に接着剤 11 を用いて圧着される。なお、テープ／補強板間接着剤 11 が熱硬化性の場合、この工程の後、所定時間高温でキュアされる。図 7 は半導体チップ 6 とインナーリード 2 を ILB 接続した状態の下平面図である。図 8 は図 7 の C-C 断面図であり、半導体チップ 6 の回路面を上にし、その上にテープ 5 を裏返しにした状態で、デバイスホール 19 と位置合わせをし、半導体チップ 6 に形成されたパッド 7 とインナーリード 2 の先端とが熱圧着で接続される。図 9 は封止用樹脂 8 による封止を終えた状態の下平面図である。図 10 は図 9 の D-D 断面図である。封止用樹脂 8 は通常ディスプレイペンス（図示せず）と呼ばれる塗布装置で必要部分を塗布し、表面張力により濡れ広がる。図 10 では半導体チップ 6 の回路面、インナーリード 2 は封止用樹脂 8 により完全に覆われ、TAB テープ 5 の一部と半導体チップ 6 の側面も封止用樹脂 8 が濡れ広がっている。しかし、塗布された封止用樹脂 8 は、半導体チップ 6 の回路と反対面まで回り込まないように空気層 15 を残した形で、半導体チップ 6 の回路面並びに側面の一部、インナーリード 2、TAB テープ 5 の一部を覆うことになる。これにより、半導体チップ 6 及び接続部の信頼性確保に必要な個所は保護される。なお、封止用樹脂 8 はエポキシを主剤とする熱硬化性樹脂が一般的であり、この工程の後、所定時間高温でキュアされる。

【0022】図 11 は半導体チップ 6 の回路と反対面に高熱伝導性接着剤 13 を塗布すると共に、補強板 10 の上に選択的に固定用樹脂 17 を塗布した状態を示す図である。図 12 は図 11 の E-E 断面である。この状態で半導体チップ 6 の回路と反対面の高さは補強板 10 の上面よりも高くなっており、高熱伝導性接着剤 13 は薄く、固定用樹脂 17 はそれよりも厚く塗布される。図 13 は図 12 までの工程を終えた TAB テープ 5 にヒートシンク 12 を搭載した状態を示す上平面図である。図 14 は図 13 の F-F 断面図である。ヒートシンク 12 は高熱伝導性接着剤 13 を介して半導体チップ 6 に圧着される。この時にヒートシンク／補強板固定用樹脂 17 の上部がヒートシンク 12 に接触する。半導体チップ 6 の上面は補強板 10 の上面よりも高くなっているため、ヒートシンク 12 の半導体チップ 6 への圧着時に高熱伝導性接着剤 13 は薄く伸ばされ、半導体チップ 6 からの良好な放熱経路を形成できる。さらに、ヒートシンク 12 と補強板 10 との間に空気逃げ用隙間 16 が形成されており、上記空気層 15 も含めてパッケージ内の空気が自由に外部へ移動できるため、はんだバンプ 9 をパッド 3 上にリフローするときや上記はんだバンプ 9 を介して基板に実装するときに、剥離やパッケージ変形の問題を生じない。なお、高熱伝導性接着剤 13 並びにヒートシンク／補強板固定用樹脂 17 が熱硬化性の場合、この工程の後に所定時間高温でキュアされる。

10

【0023】図 15 は図 14 までの工程を終えた TAB テープ 5 のパッド 3 上にはんだバンプ 9 を搭載した状態を示す下平面図である。図 16 は図 15 の G-G 断面図である。はんだバンプ 9 は自動搭載機（図示せず）で搭載され、リフロー、洗浄工程などを経てパッド 3 と強固に接続される。その後、TAB テープ 5 の周辺はカットされ、図 1 に示すような最終形態となる。なお、本実施例ではヒートシンク／補強板固定用樹脂 17 を 4 個所に塗布するようにしたが、必要に応じて塗布個所や塗布面積を変えることができることは言うまでもない。しかし、放熱用のヒートシンク 12 と薄肉厚の金属製の補強板 10 との間は、外部とつながった空気逃げ用隙間 16 を形成した状態であるため、上記空気層 15 も含めてパッケージ内の空気が自由に外部へ移動可能となり、その結果、パッケージにはんだバンプ 9 をリフローする際、およびパッケージをはんだバンプ 9 を介して基板に実装する際、急激な温度上昇が生じても、接着部の剥離やパッケージの破壊を生じることなく、BGA と呼ばれるパッケージ（半導体装置）としての信頼性を確保することが可能となる。

【0024】

【実施例 2】本発明に係る BGA と呼ばれるパッケージ（半導体装置）の第 2 の実施例について説明する。第 2 の実施例の断面を図 17 に示す。この第 2 の実施例における第 1 の実施例との相違は、ヒートシンク／補強板固定用樹脂 17 の充填の仕方である。即ち、ヒートシンク 12 の所定部には貫通穴 21 が加工されており、ヒートシンク／補強板固定用樹脂 17 をここから充填することにある。この第 2 の実施例では、高熱伝導性接着剤 13 で半導体チップ 6 にヒートシンク 12 を接着した後にヒートシンク／補強板固定用樹脂 17 が塗布される。本第 2 の実施例は第 1 の実施例に比べヒートシンク／補強板固定用樹脂 17 の塗布位置が正確になるという特徴を有している。

【0025】

【実施例 3】本発明に係る BGA と呼ばれるパッケージ（半導体装置）の第 3 の実施例について説明する。第 3 の実施例の断面を図 18 に示す。この第 3 の実施例における第 1 の実施例との相違は、ヒートシンク 17 の外周部を補強板 10 の外周部より短くして形成し、ヒートシンク／補強板固定用樹脂 17 を TAB テープ 5 に回り込まない形でヒートシンク 12 及び補強板 10 の外周部に塗布することにある。即ち、ヒートシンク 17 の外周部を補強板 10 の外周部より短くして形成してあるので、ヒートシンク／補強板固定用樹脂 17 は TAB テープ 5 に回り込まない形でヒートシンク 12 及び補強板 10 の外周部に塗布される。この第 3 の実施例では、高熱伝導性接着剤 13 で半導体チップ 6 にヒートシンク 12 を接着した後にヒートシンク／補強板固定用樹脂が塗布される。第 1 の実施例に比べ塗布が容易で、第 2 の実施例の

(7)

11

ような貫通穴の加工が不要という特徴を有している。

【0026】

【実施例4】本発明に係るBGAと呼ばれるパッケージ（半導体装置）の第4の実施例について説明する。第4の実施例の断面を図19に示す。この第4の実施例における第1の実施例との相違は、ヒートシンク12を高熱伝導性接着剤13を介して半導体チップ6上のみに搭載し、ヒートシンク／補強板固定用樹脂17を用いない点である。従って、この第4の実施例ではプロセスを簡略化でき低コスト化を図れる。特に、パッケージが小型・軽量で半導体チップ6のみで重さを支えても問題の無い低発熱、小型パッケージの場合に用いることができる。

【0027】

【実施例5】本発明に係るBGAと呼ばれるパッケージ（半導体装置）の第5の実施例について説明する。第5の実施例の断面を図20に示す。この第5の実施例における第1の実施例との相違は、封止用樹脂8を補強板10とヒートシンク12の間にも一括して空隙が生じないようにつらねて充填することにある。なお、封止用樹脂8を補強板10とヒートシンク12との間の隙間16に入り込むように充填させて補強板10とヒートシンク12とが互いに固定されれば良い。即ち、封止用樹脂8は、補強板10とヒートシンク12との間の隙間16により多く入り込ませることによって、補強板10とヒートシンク12とを強固に固定することができる。この第5の実施例では、高熱伝導ペースト13によりヒートシンク12を半導体チップ6に先付けしておき、補強板10を貼り付けたTABテープ5とILB接続を行なう。その後封止用樹脂8をボッティングして半導体チップ6やインナーリード2の保護を行なうと共に補強板10とヒートシンク12の間に回り込ませる。本第5の実施例では、パッケージ内の空気層15を押し出す形で封止用樹脂8が流動するので、パッケージ内に空気が残らず、しかも補強板10とヒートシンク12は封止用樹脂8により広い面積で接着されているので強度が強く、リフローするときや基板に実装するとき剥離やパッケージの変形を生じないという利点がある。

【0028】

【発明の効果】本発明によれば、BGAからなる半導体装置において、パッケージ内の空気が自由に外部に移動、或いはパッケージ内に空気が残らない構造にできるので、基板実装時の剥離、およびパッケージの破壊を防止することができ、信頼性を確保することができる効果を奏する。また、本発明によれば、BGAからなる半導体装置において、はんだバンプの平坦性が確保するための金属製の補強板を薄くして補強板とヒートシンクとの間に空隙ができるように構成するので、ヒートシンクを半導体チップに固定するための高熱伝導性接着剤層を薄くすることを可能にして放熱性の向上を図ると共に金属製の補強板の軽量化に基づいてパッケージの軽量化を図

12

ることができる効果を奏する。更に、高熱伝導性接着剤層による放熱性の向上を図ることによって、ヒートシンク自体も小形化して、パッケージの小形化および軽量化を実現することができる。

【図面の簡単な説明】

【図1】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示す断面図である。

【図2】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示す下平面図である。

【図3】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示す上平面図である。

【図4】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示すTABテープの下平面図である。

【図5】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示すTABテープに金属補強板を接着した状態の上平面図である。

【図6】図5の断面図である。

【図7】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示すチップとインナーリードを接続した状態の下平面図である。

【図8】図7の断面図である。

【図9】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示す樹脂封止した状態の下平面図である。

【図10】図9の断面図である。

【図11】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示す高熱伝導性接着剤と樹脂を塗布した状態の上平面図である。

【図12】図11の断面図である。

【図13】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示すヒートシンクを搭載した状態の上平面図である。

【図14】図13の断面図である。

【図15】本発明に係るBGAからなる半導体装置（パッケージ）の第1の実施例を示すはんだバンプを搭載した状態の下平面図である。

【図16】図15の断面図である。

【図17】本発明に係るBGAからなる半導体装置（パッケージ）の第2の実施例を示す断面図である。

【図18】本発明に係るBGAからなる半導体装置（パッケージ）の第3の実施例を示す断面図である。

【図19】本発明に係るBGAからなる半導体装置（パッケージ）の第4の実施例を示す断面図である。

【図20】本発明に係るBGAからなる半導体装置（パッケージ）の第5の実施例を示す断面図である。

【符号の説明】

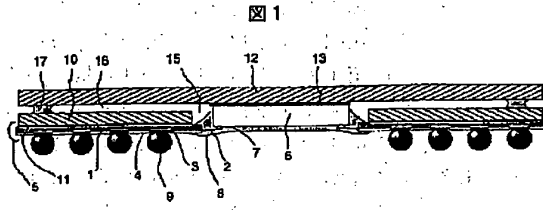
1…キャリアテープ、2…インナーリード、3…テープパッド、4…レジスト、5…TABテープ、6…半導体チップ、7…チップパッド、8…樹脂、9…はんだバン

(8)

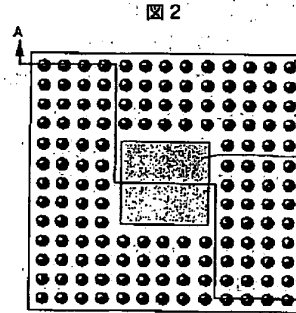
13  
ブ、10…補強板、11…テープ/補強板間接着剤、12…ヒートシンク、13…高熱伝導性接着剤、14…ヒートシンク/補強板間接着剤、15…空気層、16…空

14  
気逃げ用隙間、17…ヒートシンク/補強板固定用樹脂、18…スプロケットホール、19…デバイスホール、20…金属箔配線、21…貫通穴

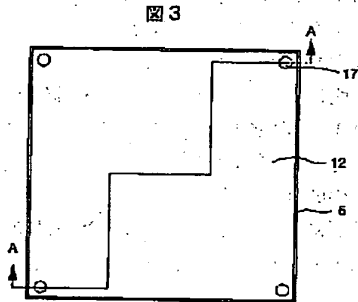
【図1】



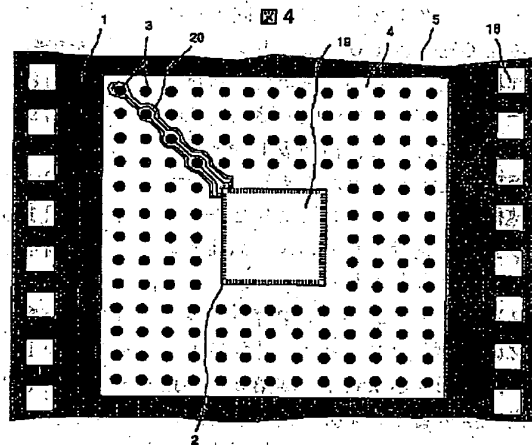
【図2】



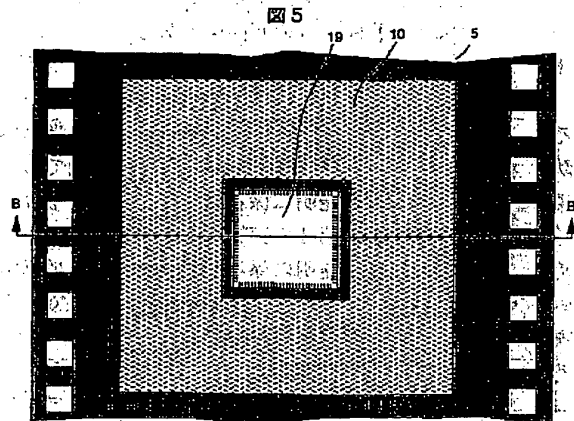
【図3】



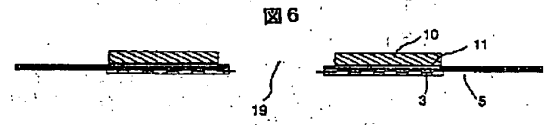
【図4】



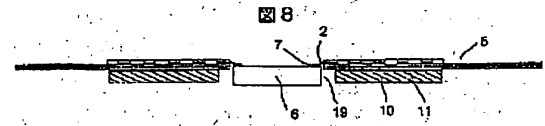
【図5】



【図6】

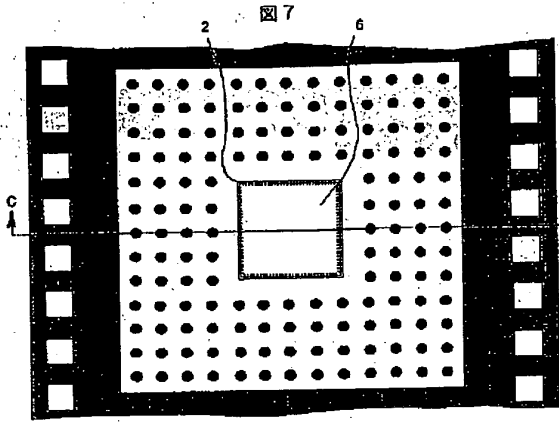


【図8】

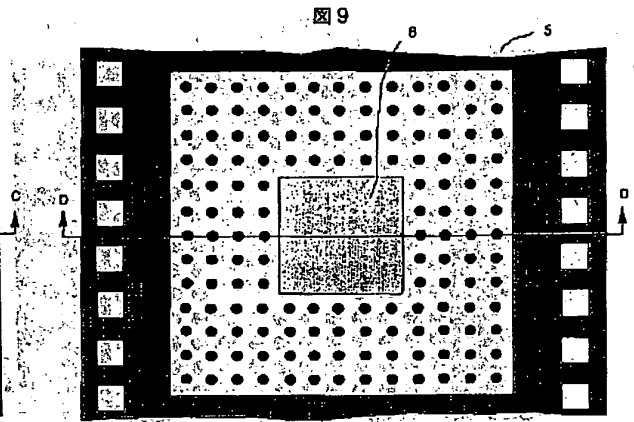


(9)

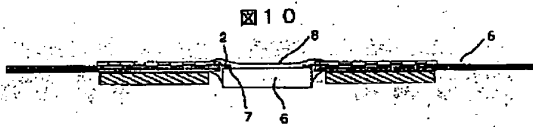
【図7】



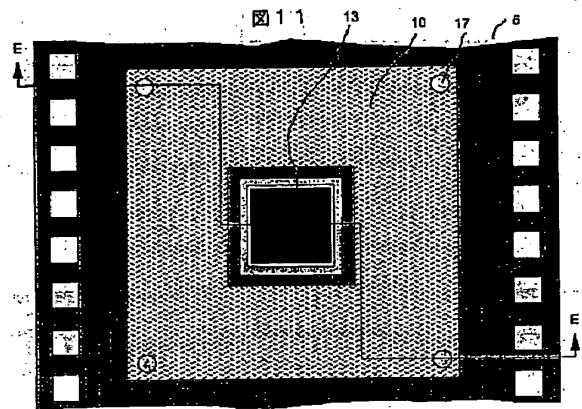
【図9】



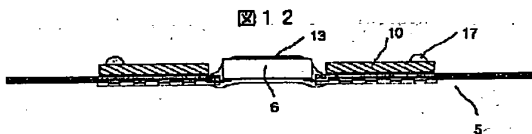
【図10】



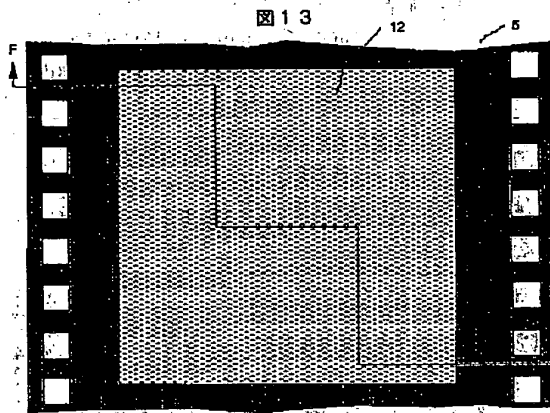
【図11】



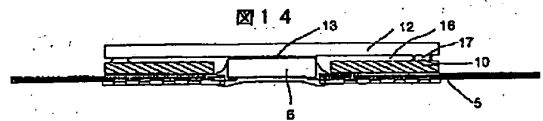
【図12】



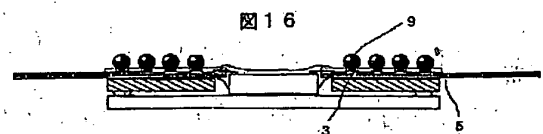
【図13】



【図14】

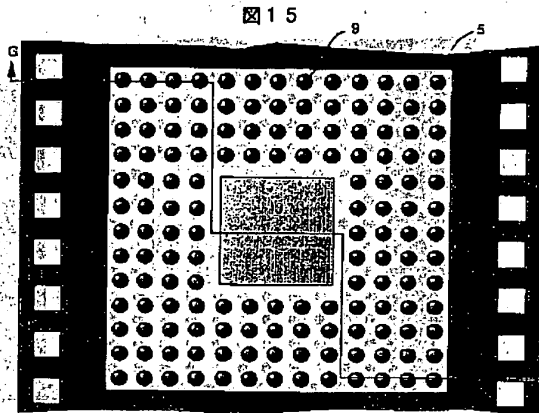


【図16】

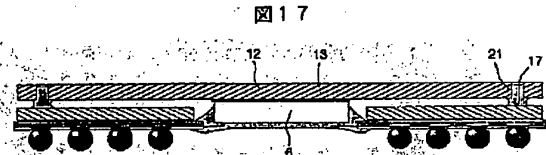


(10)

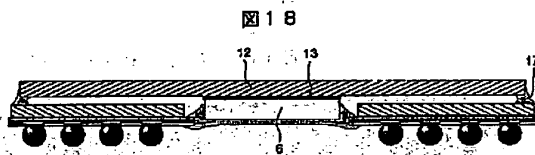
【図15】



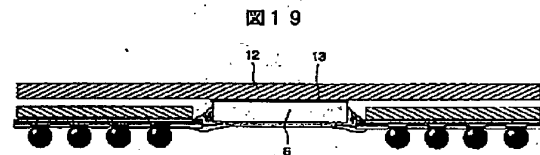
【図17】



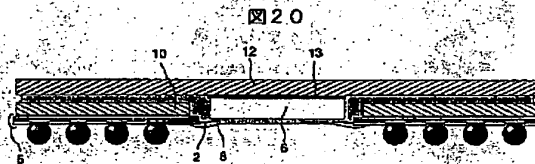
【図18】



【図19】



【図20】



フロントページの続き

(72)発明者 春田 亮  
東京都小平市上水本町五丁目20番1号株式  
会社日立製作所半導体事業部内

(72)発明者 金光 伸弥  
東京都小平市上水本町五丁目20番1号株式  
会社日立製作所半導体事業部内

(72)発明者 田中 直敬  
茨城県土浦市神立町502番地株式会社日立  
製作所機械研究所内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**